

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-522927

(P2005-522927A)

(43) 公表日 平成17年7月28日(2005.7.28)

(51) Int. Cl. ⁷

H03L 5/00
H03B 5/02
H03B 5/12

F I

H03L 5/00
H03B 5/02
H03B 5/12
H03B 5/12

テーマコード (参考)

5J081
5J106

審査請求 有 予備審査請求 有 (全 18 頁)

(21) 出願番号 特願2003-585275 (P2003-585275)
(86) (22) 出願日 平成14年4月5日(2002.4.5)
(85) 翻訳文提出日 平成16年10月4日(2004.10.4)
(86) 国際出願番号 PCT/NL2002/000221
(87) 国際公開番号 W02003/088473
(87) 国際公開日 平成15年10月23日(2003.10.23)
(81) 指定国 AP (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, C H, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, P L, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW

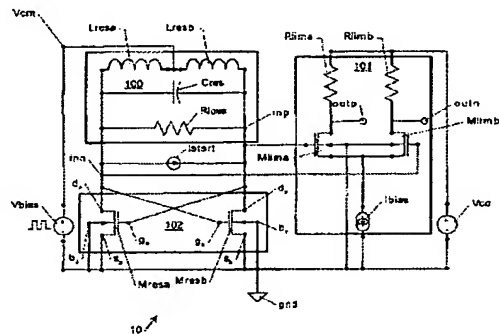
(71) 出願人 504371044
テレフォンアクティエボラゲト エルエム
エリクソン (パブル)
スウェーデン エスエー12625 スト
ックホルム テレフォンヴァーゲン 30
(74) 代理人 100082005
弁理士 熊倉 禎男
(74) 代理人 100067013
弁理士 大塚 文昭
(74) 代理人 100074228
弁理士 今城 俊夫
(74) 代理人 100086771
弁理士 西島 孝喜

最終頁に続く

(54) 【発明の名称】 発振器回路及び発振器バイアス方法

(57) 【要約】

発振器装置(100)を備えた発振器回路(1)。発振器装置は、発振器バイアス接点(V_{cm})を有する。バイアスソース(V_{bias})は、ソース接点によりこの発振器接点に接続される。電圧ソースは、使用中に時間で変化するバイアスを供給する変動バイアスソースを含む。バイアスソースは、例えば、使用中に第1レベル及び第2レベル間で変化する出力信号を供給する交換DCソースとすることができる。



【特許請求の範囲】**【請求項 1】**

少なくとも 1 つの発振器バイアス接点 (V c m) を備えた少なくとも 1 つの発振器装置 (1 0 0) と、
前記発振器バイアス接点に接続されたソース接点を有するバイアスソース (V b i a s) と、
を少なくとも含み、
前記バイアスソースは、使用中に時間で変化するバイアスを供給する変動バイアスソースを含む、
ことを特徴とする発振器回路 (1)。

10

【請求項 2】

前記バイアスソースは、使用中に第 1 レベル及び第 2 レベル間で変化するバイアス信号を供給する交換 D C ソースであることを特徴とする請求項 1 に記載の発振器回路 (1)。

【請求項 3】

前記発振器装置の発振器出力接点に接続された信号整形装置 (1 0 1) を更に含むことを特徴とする請求項 1 又は請求項 2 のいずれか 1 項に記載の発振器回路 (1)。

【請求項 4】

前記信号整形装置は、少なくとも 1 つのリミッタ装置 (1 0 1) を含むことを特徴とする請求項 3 に記載の発振器回路 (1)。

【請求項 5】

前記信号整形装置は、バンドパスフィルタ装置を含むことを特徴とする請求項 3 に記載の発振器回路 (1)。

20

【請求項 6】

前記発振器装置 (1 0 0) によって出力された信号に応じて前記バイアスソース (V b i a s) のオン及びオフを切り換えるためのバイアス制御回路 (M e a s、T r、S) を更に含むことを特徴とする請求項 1 から請求項 5 のいずれか 1 項に記載の発振器回路 (1)。

【請求項 7】

前記発振器装置 (1 0 0) は、正帰還ループを有する少なくとも 1 つの電子装置を少なくとも含むことを特徴とする請求項 1 から請求項 6 のいずれか 1 項に記載の発振器回路 (1)。

30

【請求項 8】

前記発振器装置 (1 0 0) は、少なくとも 1 つの共振器本体を少なくとも含むことを特徴とする請求項 1 から請求項 7 のいずれか 1 項に記載の発振器回路 (1)。

【請求項 9】

少なくとも 1 つのトランジスタ素子 (M r e s a、M r e s b) を少なくとも備えた負性抵抗素子 (1 0 2) を更に含むことを特徴とする請求項 1 から請求項 8 のいずれか 1 項に記載の発振器回路 (1)。

【請求項 10】

前記リミッタ (1 0 1) は、
少なくとも 1 つの発振器出力接点に接続された少なくとも 1 つの入力接点 (i n p) と、
負荷に接続された少なくとも 1 つの出力接点 (o u t p) と、
を備えた少なくとも 1 つの差動増幅器 (M l i m a、M l i m b) を少なくとも含むことを特徴とする請求項 4 に記載の発振器回路 (1)。

40

【請求項 11】

前記負荷は、
前記少なくとも 1 つの出力接点 (o u t p) の少なくとも 1 つを電源 (V c c) に接続する少なくとも 1 つの抵抗器 (R l i m a)、
を含むことを特徴とする請求項 10 に記載の発振器回路 (1)。

50

【請求項 12】

前記リミッタ(101)は、少なくとも1つのトランジスタ素子(M11ma、M11mb)を少なくとも含むことを特徴とする請求項4から請求項11のいずれか1項に記載の発振器回路(1)。

【請求項 13】

前記バイアスソースは、バイアス電圧ソースを含むことを特徴とする請求項1から請求項12のいずれか1項に記載の発振器回路。

【請求項 14】

前記バイアスソースは、バイアス電流ソースを含むことを特徴とする請求項1から請求項13のいずれか1項に記載の発振器回路。

10

【請求項 15】

第1発振器バイアス接点(Vcm)に亘ってバイアスを印加する段階と、
所定の第1判断基準を満たす場合に前記バイアスをオフに切り換える段階と、
所定の第2判断基準を満たす場合に前記バイアスをオンに切り換える段階と、
を少なくとも含むことを特徴とする発振器バイアス方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発振器回路に関する。本発明は、更に発振器バイアス方法に関する。

【背景技術】

20

【0002】

集積発振器は、あらゆる種類の集積回路、特に集積シンセサイザ及び集積トランシーバにおいて周波数基準として使用される。これらの発振器での電力消費の低減は、バッテリーのような限られた電源を用いる用途で最も重要なことである。通常は、発振器の設計は、発振を維持するために位相/ノイズ要件、最小振幅、又は要求される最小負性抵抗に基づいている。

【発明の開示】

【0003】

従って、本発明の目的は、電力消費の低い発振器回路を提供することである。この目的を達成するために、本発明によると、発振器回路は、第1発振器接点及び第2発振器接点を備えた少なくとも1つの発振器装置と、第1発振器接点に接続された第1ソース接点及び第2発振器接点に接続された第2ソース接点を有するバイアス電圧ソースとを少なくとも含み、バイアス電圧ソースは、時間で変化するバイアス電圧を使用中に供給する変動電圧ソースを含む。

30

【0004】

発振器回路は、バイアス電圧ソースが変動バイアス電圧ソースなので低電力消費を有する。ある特定(最大)の振幅の変動バイアス電圧の時間平均バイアス電圧は、同じ振幅を有するDCバイアスソースのバイアス電圧よりも低い。回路を流れる電流は、平均バイアス電圧に比例し、従って電流消費は低い。消費電力は、電流と電圧の積に等しいので、低電流消費は低電力消費をもたらす。

40

本発明は、請求項15に記載の発振器バイアス方法を更に提供する。

本発明の具体的な実施形態は、従属請求項に示されている。

本発明の更なる詳細、態様、及び実施形態を添付図面を参照して以下に説明する。

【発明を実施するための最良の形態】

【0005】

図1は、本発明による発振器回路1の実施形態の実施例を示す。発振器回路1は、発振器装置100、リミッタ又はクリッパ装置101、及びバイアス電圧ソースVbiasを含む。発振器装置100は、第1発振器接点inpと第2発振器接点innとを通じてリミッタ装置101に接続される。リミッタはまた、単一接点又は3又は4接点のような異なる数の接点を通じて発振器に接続することができる。共振器100は、発振器バイアス

50

入力 V_{cm} を通じてバイアス電圧ソース V_{bias} に接続される。リミッタ装置は、第1リミッタ出力接点 out_p 及び第2リミッタ出力接点 out_n を有する。リミッタは、例えば単一出力接点又は3又は4出力接点のような異なる数の出力接点を有することができる。図示の実施例では、リミッタ装置101の出力 out_p 及び out_n は、発振器回路1の出力を構成する。

【0006】

使用中、発振器100は、正弦波、矩形波、又は鋸歯状波のような発振信号を発生する。発振器100は、発振器接点 inp 及び inn の各々で発振信号を与える。この実施例では、第1発振器接点 inp での信号は、第2発振器接点 inn での信号に対して実質的に180度の位相差を有する、すなわち、それらが実質的に逆位相であると仮定する。しかし、同じく他の位相差がある場合があり、又は発振器接点での信号間に位相差がないこともある。

10

リミッタ装置101は、信号整形器として働き、例えばバンドパスフィルタ、スイッチ、又はその他のような別の信号整形装置で置き換えることができる。

【0007】

発振信号は、リミッティング又はクリッピング機能を行うリミッタ装置101によって受信される。一般的に、リミッタ及びクリップという用語は同義語であり、リミッタ又はクリップ装置の機能及び／又は特性に限定することなく本出願では互換可能に使用される。リミッタは、発振信号に対して少なくとも1つの境界値を自動的に設定し、すなわち、発振信号の振幅が境界信号を超える場合は、信号は変形される。図示の実施例では、リミッタ装置101は、発振信号が境界値よりも小さい振幅を有する限り、発振信号に比例する振幅でリミッタ出力信号を出力し、発振信号の振幅が境界信号を超える時は、一定振幅で信号を出力する。すなわち、入力信号が境界値を超える振幅を有する場合、リミッタ装置のリミッタ出力信号はクリップされ、すなわち、リミッタ出力信号は一定であり、入力信号とはほぼ無関係である。発振信号の振幅が境界値よりも低い場合、リミッタ装置の出力信号は、それ以上クリップされず、発振信号と実質的に比例するようになる。

20

クリップされた信号は、第1リミッタ出力 out_p で与えられ、180度位相シフトした信号は、第2リミッタ出力 out_n で与えられる。しかし、リミッタ接点における信号間の他の位相差又は位相差なしも同様に可能である。例えば、画像除去を備えた直角位相用途では、90度位相差が適切であろう。

30

【0008】

発振器100は、バイアス電圧ソース V_{bias} からのバイアス電圧によってバイアスがかけられる。図1の実施例では、バイアス電圧ソース V_{bias} は、矩形波バイアス電圧を供給する。すなわち、バイアス電圧は、値 V_1 又は値 V_2 のいずれかを有する。バイアス電圧が V_1 に等しい場合、バイアス電圧ソースは第1の状態にあり、バイアス電圧が V_2 に等しい場合、電圧ソースは第2の状態にある。図1の実施例では、 V_2 はゼロに等しく、 V_1 は正の値である。従って、第1の状態では、バイアス電圧はオンであり、第2の状態では、バイアス電圧はオフである。

【0009】

バイアス電圧ソース V_{bias} がオンにされる、すなわち、バイアスソースが第1の状態にある場合、発振器装置100は発振を始める。しばらくして、バイアス電圧はオフに切り換えられる。こうして、バイアスソース V_{bias} は第2の状態になる。発振器に蓄えられたエネルギーのために、発振器は、発振し続けることになる。しかし、発振器の振幅は、全ての実際の発振器に存在する損失のために時間と共に減少することになる。発振信号が、リミッタが正常に機能を停止する振幅に達する前に、バイアス電圧ソースは、再びオンに切り換えられる。

40

【0010】

バイアス電圧がある期間オフにされるので、発振器回路によって実質的に使用される電力は、DCバイアス電圧に比べて下げられる。更に、発振器回路の出力信号の振幅と形状は、リミッタ装置101のために変化しない。バイアス電圧をオフに切り換える代わりに

50

、バイアス電圧を高い状態からより低い状態に切り換える、すなわち、V2をV1よりも低いゼロでない値に設定することも可能である。それによって、発振信号振幅の減少は緩やかになることになる。

バイアス電圧ソースの代わりに、時間で変化するバイアス電流を使用中に供給する変動電流ソースを備えたバイアス電流ソースを使用することができる。

【0011】

図2は、本発明による発振器回路10の第2の更に詳しい実施例の電気回路を示す。発振器回路10は、発振器接点inp及びinnを通じてリミッタ装置101に接続された発振器装置100を含む。発振器装置100は、発振器接点inp及びinnで負性抵抗器又は増幅装置102に更に接続される。発振器装置及び負性抵抗器102はまた、バイアス電圧接点Vcm及びアース端子gndを通じてバイアス電圧ソースに接続される。シミュレータ内で発振器が発振を始めるのを助けるために、パルス電流ソースIstartが発振器接点間に置かれる。実際には、回路に存在するノイズが発振器を始動させることができ、パルス電流ソースを省くことができる。

【0012】

発振器装置100は、直列に接続された第1インダクタンスLresa及び第2インダクタンスLresbを含む。静電容量Cresは、インダクタンスLresa及びLresbに並列に接続される。抵抗器Rlossは、静電容量Cresに並列に接続される。抵抗器Rlossは、発振器での損失、すなわち、インダクタ及び／又はコンデンサでの損失を表す。本発明の実際の実施においては、インダクタ及び／又はコンデンサが実際には常にいくらかの抵抗を表すので、抵抗器を省くことができる。

【0013】

発振器装置100は、発振器の技術分野で公知のように並列LC共振器である。LC共振器は、共振周波数で発振するモードを有する。共振周波数は、発振器の基本周波数とも呼ばれる。共振周波数は、当業技術で公知のように、静電容量CresとインダクタンスLresa及びLresbとによって判断される。共振周波数は、次式によって数学的に表すことができる。

【0014】

【数1】

$$f_{res} = \frac{1}{2\pi\sqrt{(L_{resa} + L_{resb})C_{res}}} \quad (1)$$

【0015】

式(1)で、fresは直列の共振周波数であり、Lresa、Lresb、及びCresは、それぞれ、インダクタLrfesa及びLresbとコンデンサCresのリアクタンスである。

発振器100は、バイアス電圧ソースVbiasからのバイアス電圧によってバイアスをかけられる。バイアス電圧ソースは、変動信号を出力し、この実施例では、図1のバイアス電圧ソースに関して上述したように矩形波信号を出力する。すなわち、図1の発振器回路10は、電圧ソースVbiasがオンにされた場合だけ電力を消費する。従って、発振器回路10の電力消費は低い。

【0016】

更に、発振器回路10の位相ノイズは、バイアス電圧ソースVbiasがオフに切り換えられる時に改善される。1989年オランダのデルフト所在のデルフト工科大学博士論文であるC. A. M. Boon著「高性能負帰還発振器の設計」から公知のように、発振器の位相ノイズ「CNR」は、以下の式によって数学的に表すことができる。

【0017】

【数 2】

$$CNR = \frac{kTF}{P_{res}Q^2} \left(\frac{f_0}{\Delta f} \right)^2 \quad (1)$$

【0018】

ここで、 k はボルツマン定数を指し、 T は絶対温度、 F は、共振器のノイズと比較した発振器の作動部分の「雑音指数」、 P_{res} は、共振器で消散された電力、 Q は共振器品質因子、 f_0 は発振周波数、 f は、位相／ノイズが測定されたオフセット周波数である。実際には、「雑音指数」 F は、適切に設計された発振器では 2 から 3 (6 から 10 dB) 程度である。バイアス電圧ソースがオフに切り換えられた場合、作動回路のノイズは、作動回路が少なくなるので減少する。その結果、式 (1) の「雑音指数」 F は、1 (0 dB) に減少する。従って、発振器の電力が 2 から 3 倍、又は、2 では 1.4 又は 3 では 1.7 である電力の平方根に等しい振幅の減少よりも大きく落ちない場合、「キャリア対ノイズ比」は更に増大する。

【0019】

負性抵抗器又は増幅装置 102 は、例えば抵抗器 R_{loss} によって表される発振器 100 での損失を補償する。増幅装置 102 は、第 1 トランジスタ M_{resa} 及び第 2 トランジスタ M_{resb} を含む。図 2 では、トランジスタは、「MOS (金属酸化膜半導体)」トランジスタ素子である。第 1 トランジスタ M_{resa} のドレイン d_a は、第 2 発振器接点 i_{nn} に接続される。第 2 トランジスタ M_{resb} のドレイン d_b は、第 1 発振器接点 i_{np} に接続される。トランジスタ M_{resa} 及び M_{resb} のソース S_a 及び S_b とバックゲート b_a 及び b_b とは、アース端子に接続される。「MOS」トランジスタ素子 M_{resa} 及び M_{resb} の各々のゲート g_a 及び g_b は、トランジスタが交差接続されるように、他方の「MOS」トランジスタ素子 M_{resa} 及び M_{resb} のドレイン d_a 及び d_b に接続される。

【0020】

トランジスタ M_{resa} 及び M_{resb} の各々は、そのゲートとそのソースとの間の電圧差に比例してそのドレインで電流を出力する。従って、トランジスタ M_{resa} の出力電流は、第 1 発振器接点 i_{np} 及びアース端子間の電圧差に比例し、トランジスタ M_{resb} の出力電流は、第 2 発振器接点 i_{nn} 及びアース端子間の電圧差に比例する。例えば、第 1 発振器接点 i_{np} の電圧が低い場合、第 2 発振器接点 i_{nn} の電圧は、180 度位相シフトの場合には高くなることになる。第 2 トランジスタ M_{resb} は、次にアース端子に対して電流を注ぎ、従って第 1 発振器接点の電圧を更に下げ、これによって発振器を励振することになる。第 1 トランジスタ M_{resa} は、他方の接点に対して同様の方式で作動する。

【0021】

第 1 リミットトランジスタ M_{lima} は、第 1 発振器接点 i_{np} に接続されるが、第 2 リミットトランジスタ M_{limb} は、そのゲートで第 2 発振器接点 i_{nn} に接続される。リミットトランジスタの各々のドレインは、リミット抵抗器 R_{lima} 及び R_{limb} にそれぞれ接続される。リミットトランジスタのソースは互いに接続され、バイアス電流ソース I_{bias} に接続される。リミットトランジスタ、抵抗器、及びバイアス電流ソースは、差動増幅器段 101 を形成する。使用中、バイアス電流ソース I_{bias} のバイアス電流は、発振器信号の最小振幅に等しい振幅を有する信号が入力で与えられた場合に増幅器が過励振になるような電流である。発振器信号の最小振幅は、バイアス電圧ソースがより低い状態から第 2 の状態に変わる直前のその振幅である。従って、差動増幅器は、リミットとして働き、すなわち、出力信号は、差動増幅器の入力信号が最小振幅を超える場合に常にクリップされる。発振器回路出力信号の時間不変の振幅を得るために、差動増幅器の代わりに、スイッチ又は (バンドパス) フィルタのような他の任意のリミット装置を使用することもできる。

【0022】

図1及び図2のバイアス電圧ソースは、矩形波電圧信号を出力する。矩形波信号の発生は、当業技術で公知であり、バイアス電圧ソースは、特定の実施に適切な任意の種類とすることができる。バイアス電圧ソースは、アナログ装置でもデジタル装置でもよい。矩形波の代わりに、バイアス電圧ソースは、別の変動信号を発生することができる。図3及び図4は、本発明による発振器回路で実施することができるバイアス電圧ソースの実施例を示す。

【0023】

図3の実施例は、発振器接点 i_{np} 及び i_{nn} に接続された電圧計装置 $Meas$ を含む。電圧計 $Meas$ は、閾値装置 Tr に接続される。閾値装置 Tr は、切換装置 S の制御入力 $S1$ に接続される。第1スイッチ接点 $S3$ は、DCバイアス電圧ソース V_{dc} に接続される。DCバイアスソース V_{dc} は、アース端子に接続される。スイッチ S の第2スイッチ接点 $S2$ は、バイアス入力接点 V_{cm} に接続される。

【0024】

導通状態では、スイッチ接点 $S2$ 及び $S3$ は、互いに電氣的に接続され、非導通状態では、スイッチ接点 $S2$ 及び $S3$ は、電氣的に切断される。すなわち、スイッチが導通状態にある場合、バイアス接点 V_{cm} 及びアース端子間の電圧差は、バイアス電圧にほぼ等しく、非導通状態では、バイアス電圧は、バイアス接点に印加されない。スイッチ S の状態は、閾値装置によってスイッチ制御入力 $S1$ に出力される信号により制御される。

【0025】

電圧計 $Meas$ は、発振器接点間の電圧差を測定し、測定された差を閾値装置 Tr に伝送する。閾値装置 Tr は、測定された電圧を所定の電圧閾値と比較する。測定された電圧が閾値を超える場合、閾値装置 Tr は、2進数1を表す信号を出力し、測定された電圧が閾値よりも低い場合、閾値装置は、2進数0を表す信号を出力する。これによって、測定電圧が閾値よりも低い場合、スイッチは導通状態にされ、測定電圧が閾値を超える場合、スイッチは非導通状態にされる。従って、バイアス電圧は、発振器装置によって出力された信号に応じて自動的にオンにされ、かつオフに切り換えられる。

【0026】

図4のバイアス電圧ソースでは、直列に接続されたバイアス抵抗器 R_{bias} 及びバイアスコンデンサ C_{bias} は、第1発振器接点 i_{np} と第2発振器接点 i_{nn} との間に置かれる。放電抵抗器 R_{dis} は、コンデンサ C_{bias} と並列に接続される。放電抵抗器 R_{dis} は、バイアス抵抗器及びバイアスコンデンサ間のノードと第2発振器接点とに接続される。バイアスダイオード素子 D_{bias} は、抵抗器 R_{bias} と直列に接続される。バイアスダイオード素子は、第1発振器接点 i_{np} に接続された第1ダイオード接点と、抵抗器 R_{bias} に接続された第2ダイオード接点とを有する。

【0027】

第1ダイオード接点が第2ダイオード接点より上のダイオード電圧よりも大きい場合、バイアスダイオード素子 D_{bias} は、順方向状態にある。第1ダイオード接点との間の電圧差が第2ダイオード接点より上のダイオード電圧よりも小さいか、又は第1ダイオード接点の電圧が第2ダイオード接点の電圧よりも小さい場合、バイアスダイオード素子は逆の状態にあり、すなわち、実質的に非導通状態である。バイアスダイオードは、ダイオード接点間の電圧差がダイオード電圧を超える場合はダイオードが順方向状態になるので、発振器信号の振幅を測定するためのピーク検出器の役目をする。従って、ダイオードは、第1及び第2発振器接点 i_{np} 及び i_{nn} で印加される信号に関連するダイオード接点間の電圧差のある特定振幅を超えて導通するのみである。

バイアストランジスタ M_{bias2} のゲートは、バイアスコンデンサ C_{bias} とバイアス抵抗器 R_{bias} との間のノードに接続される。トランジスタ M_{bias2} のソースは、電源 V_{cc} に接続され、トランジスタ M_{bias2} のドレインは、バイアス接点 V_{cm} に接続される。

【0028】

電圧が発振器入力接点 i_{np} 及び i_{nn} 間に印加される場合、バイアスコンデンサ C_{b}

i a sは充電されることになり、結果としてバイアスコンデンサ接点間に電圧上昇をもたらし、従って、アース端子に対してバイアス抵抗器／バイアスコンデンサのノードで電圧上昇をもたらすことになる。バイアス抵抗器／バイアスコンデンサのノードでの電圧は、第2バイアストランジスタM b i a s 2の状態を制御する。従って、ノードの電圧がある特定の値に達した場合、第2バイアストランジスタM b i a s 2が開く。第2バイアストランジスタM b i a s 2が閉じた場合、第2バイアストランジスタM b i a s 2のソースとドレーンとの間に電圧差が存在することになる。これによって発振器のバイアスはオフにされる。発振器のバイアスがオフにされるので、バイアスコンデンサC b i a sは、それ以上充電されなくなる。放電抵抗器R d i sは、バイアスコンデンサC b i a sをゆっくり放電し、これによってトランジスタM b i a s 2のゲート電圧を下げることになる。10
しばらくして、トランジスタM b i a s 2は、再びオンに切り換えられ、従って、サイクル全体を再開することになる。

バイアストランジスタの開閉の時間は、適切な回路を使用して調節することができ、電子工学の当業者には明らかであろう。

【0029】

バイアス電圧ソースは、図3及び図4に示す実施例とは異なる方法で実施することができる。例えば、バイアス信号は、エッジトリガ双安定素子（フリップフロップとしても公知）の1つの入力に接続されたDC電流ソースと、第2の入力及び入力のクロック信号の両方に供給されたクロック信号とによって発生させることができる。バイアス信号は、他の任意の方法、例えばクロックからのパルス数を数えることによって発生させることが20
できる。数えられたパルス数が第1の所定値Nよりも少ない場合は、出力信号は高く、数えられたパルス数が第1の所定値Nよりも多いが、第2の所定値Mよりも少ない場合、出力信号は低い。デューティサイクルは、こうして、バイアス電流が高値（ V_1 ）である時間と全信号周期との比である N/M に等しい。更に、バイアス電圧は、正弦波信号、鋸歯状信号、又は他の任意の種類の信号のようないかなる種類の非DC信号でもよい。

【0030】

バイアス電圧がオフに切り換えられた後でリミッタを駆動する小さな振幅のために、リミッタの出力信号は、急な増加及び減少勾配をあまり持たなくなる。発振器回路には、傾斜の勾配を上げるために第2リミッタ装置を設けることができる。第2リミッタ装置は、例えば、第1リミッタ装置のリミッタ出力に接続することができる、すなわち、リミッタ30
は、直列に接続することができる。その場合、第2リミッタの1つ又はそれ以上の出力接点は、発振器装置の出力接点として使用することができる。図2に示す発振器の代わりに、他の任意の種類の発振器又は共振器も発振器回路に使用することができる。発振器は、例えば、直列「LCR」発振器又は逆ループ発振器のような発振器回路を形成する電子構成要素を含むことができ、又は、発振器は、当業技術で公知のように、音叉、空洞共振器、圧電結晶、ラムバトロン又は音響発振器のような物理的な発振器又は共振器本体でもよい。

【0031】

図5～8は、図2の発振器回路の模擬性能のグラフを示す。シミュレーションでは、インダクタンスL r e s a及びL r e s bと静電容量C r e sの値は、発振器が1MHzの40
共振周波数を有するように選択される。バイアス電圧ソースは、28%のデューティサイクルと25マイクロ秒の周期とを有する矩形波ACバイアス電圧ソースであると仮定する。バイアス電圧は、0と1Vの間で切り換えられる。構成要素の値は、表1に列挙してある。トランジスタは、100 μ mの幅と0.35 μ mの長さとを有する「金属酸化膜半導体（MOS）」トランジスタとしてシミュレートされた。

【0032】

【表 1】

Lresa	Lresa	Cres	Rloss	Rlima	Rlimb	Vcc	Vbias	Ibias
800nH	800nH	15.8nF	1k	10k	10k	2V	V1=1V V2=0V	100A

【0033】

図5に示すように、バイアス電圧は、破線Aで示すように測定の開始後5マイクロ秒にオンにされる。破線Bで示すように6マイクロ秒後に、バイアス電圧はオフにされる。t = 30マイクロ秒に、バイアス電圧は再びオンに切り換えられ、t = 36マイクロ秒に、
10 バイアス電圧はオフにされる。バイアス電圧が初めてオンに切り換えられた時には、発振器は、図6に示すように既に発振している。発振器は発振を続けるが、ただし、発振器接点間の電圧差に追加されたDC電圧を用いる。DC成分は、バイアス電圧がオフにされると消滅する。尚、リミッタが高い「同相成分」除去を行うので、DC成分は、リミッタ装置に影響を及ぼさない。リミッタ出力outp及びoutnで与えられる信号である発振器回路の出力は、図7に示すように時間で変化することではなく、バイアス電圧とは無関係である。これは、一定の振幅を有する矩形波であり、発振器の周波数を有する。

【0034】

図8には、発振器回路10の電流消費が示されている。図に見られるように、バイアス電圧がオンにされる、すなわち、t = 5から12マイクロ秒及びt = 30から37マイクロ秒の時に、回路は電流だけを消費する（従って、電力だけを消費する）。電流消費は、
20 バイアス電圧がオンの時に約14mAである。平均電流消費は、この実施例では約2.4mAである。これは、発振器が継続的にオンにされる場合と比べると約6倍低い。

【0035】

本発明による発振器回路は、その電力要件の低減のために集積回路での使用に特に適する。一般的に、集積回路はより小さく、個別部品を含む回路と比べてより低い電力消費量と改善された性能特性を有し、時々充電することができる電力用電池によって給電される小さな携帯用装置に広く使用されている。低い電力要件は、充電と充電の間の待機及び作
30 動期間の増大をもたらす。例えば、携帯電話、「Bluetooth」プロトコルに従って作動する無線装置、手持ち式コンピュータ、及びラップトップコンピュータのようなバッテリーで作動する用途では、バッテリーの長寿命が最も重要である。更に、本発明による発振器回路がそのような用途に使用される場合、バッテリー容量又はバッテリーの大きさを低減することができる。

一般的に、このような集積回路は、低電力消費を備えた小さな装置をもたらす「CMOS」工程で製造することができる。

【0036】

本発明による発振器回路はまた、限られた電源を有する無線装置、及び／又は、携帯電話又はいわゆる「Bluetooth」プロトコルを通じて通信する装置のような大きさをできるだけ小さくすべきである無線装置に対する実施に特に適する。発振器回路はまた、
40 少なくとも1つの個別部品を用いて実施することもできることに注意すべきである。

更に、本発明による発振器回路は、受信装置又はトランシーバ（送信器及び受信器）装置で実施することができる。受信装置は、ラジオ信号のような電磁信号の受信及び処理のための電子装置である。トランシーバ装置は、電磁信号を同じく送信することもできる受信装置である。

【0037】

本発明による発振器回路を備えた受信装置又はトランシーバ装置は、任意の無線電子装置にも使用することができる。無線電子装置は、電磁信号の受信のために使用される任意の装置である。無線電子装置は、電磁信号の送信のための送信器の機能性を含むことができる。無線電子装置は、例えば、携帯電話、携帯用ラジオ、又は「Bluetooth」
50 接続を通じて他の装置に接続されたラップトップコンピュータのような限られた電源（バ

【図 3】

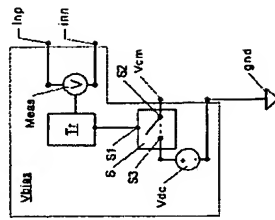


Fig. 3

【図 4】

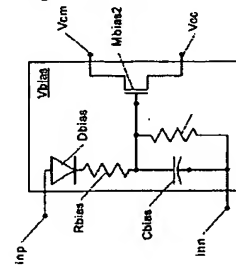


Fig. 4

【図 5】

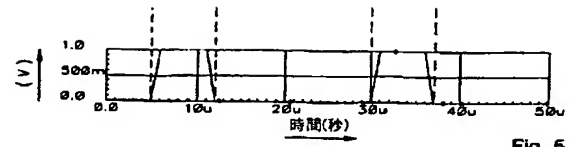


Fig. 5

【図 6】

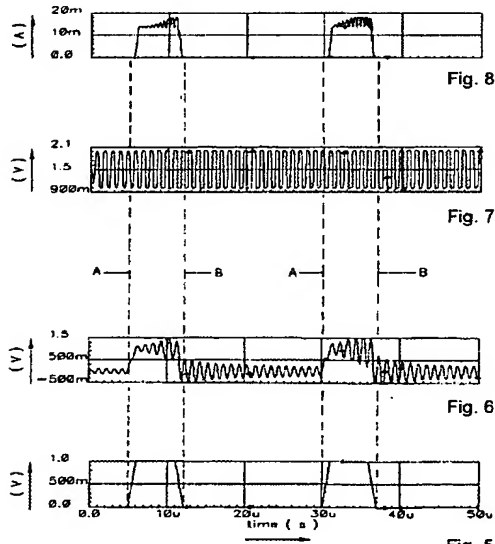


Fig. 5

【図 7】

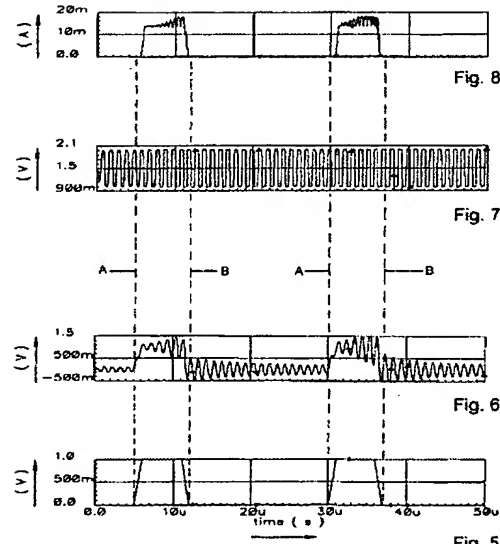
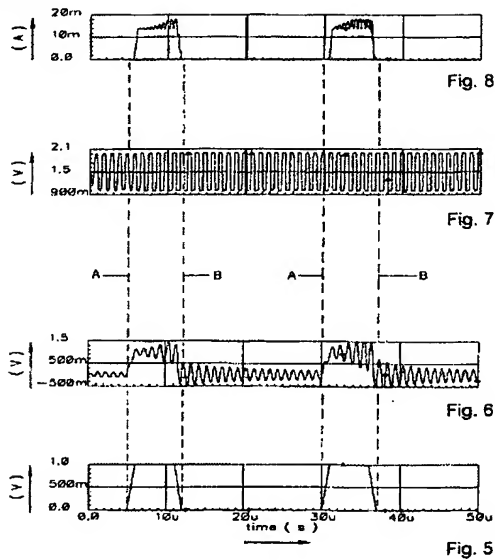


Fig. 5

【図 8】



【手続補正書】

【提出日】平成16年5月3日(2004.5.3)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

少なくとも1つの発振器バイアス接点 (V c m) を有する少なくとも1つの発振器装置 (1 0 0) と、

前記発振器バイアス接点に接続されたソース接点を有するバイアスソース (V b i a s) と、

前記発振器装置 (1 0 0) の出力に接続され、該発振器装置の出力信号の振幅を所定の振幅にクリップするために配置された信号整形装置 (1 0 1) と、

を少なくとも含み、

前記バイアスソースは、高レベルのエネルギー (V 1) が前記ソース接点で供給される第1の状態と、より低レベルのエネルギー (V 2) が該ソース接点で供給される第2の状態とを有し、

前記ソース接点での前記高レベルのエネルギーは、前記発振器装置を発振状態に維持し、一方、前記より低レベルのエネルギーは、該発振器装置 (1 0 0) によって供給される前記信号の振幅の減少をもたらすことになり、

前記バイアスソースを前記第1の状態から前記第2の状態に切り換え、かつ、前記発振器装置 (1 0 0) によって供給された前記信号の前記減少する振幅が、前記リミッタ装置が正常に機能を停止する振幅よりも低く減少する前に、前記第2の状態から再び前記第1

の状態に切り換えるためのスイッチング手段 (S、M b i a s 2) が設けられる、
ことを特徴とする発振器回路 (1)。

【請求項 2】

前記バイアスソースは、使用中に第 1 レベル及び第 2 レベル間で変化するバイアス信号を供給する交換 DC ソースであることを特徴とする請求項 1 に記載の発振器回路 (1)。

【請求項 3】

前記より低レベルのエネルギー (N 2) は、実質的にゼロであることを特徴とする請求項 1 又は請求項 2 のいずれか 1 項に記載の発振器回路 (1)。

【請求項 4】

前記信号整形装置は、少なくとも 1 つのリミッタ装置 (1 0 1) を含むことを特徴とする請求項 3 に記載の発振器回路 (1)。

【請求項 5】

前記信号整形装置は、バンドパスフィルタ装置を含むことを特徴とする請求項 3 に記載の発振器回路 (1)。

【請求項 6】

前記発振器装置 (1 0 0) によって出力された信号に応じて前記バイアスソース (V b i a s) のオン及びオフを切り換えるためのバイアス制御回路 (M e a s、T r、S) を更に含むことを特徴とする請求項 1 から請求項 5 のいずれか 1 項に記載の発振器回路 (1)。

【請求項 7】

前記発振器装置 (1 0 0) は、正帰還ループを有する少なくとも 1 つの電子装置を少なくとも含むことを特徴とする請求項 1 から請求項 6 のいずれか 1 項に記載の発振器回路 (1)。

【請求項 8】

前記発振器装置 (1 0 0) は、少なくとも 1 つの共振器本体を少なくとも含むことを特徴とする請求項 1 から請求項 7 のいずれか 1 項に記載の発振器回路 (1)。

【請求項 9】

少なくとも 1 つのトランジスタ素子 (M r e s a、M r e s b) を少なくとも備えた負性抵抗素子 (1 0 2) を更に含むことを特徴とする請求項 1 から請求項 8 のいずれか 1 項に記載の発振器回路 (1)。

【請求項 10】

前記リミッタ (1 0 1) は、
少なくとも 1 つの発振器出力接点に接続された少なくとも 1 つの入力接点 (i n p) と、
負荷に接続された少なくとも 1 つの出力接点 (o u t p) と、
を備えた少なくとも 1 つの差動増幅器 (M l i m a、M l i m b) を少なくとも含むことを特徴とする請求項 4 に記載の発振器回路 (1)。

【請求項 11】

前記負荷は、
前記少なくとも 1 つの出力接点 (o u t p) の少なくとも 1 つを電源 (V c c) に接続する少なくとも 1 つの抵抗器 (R l i m a)、
を含むことを特徴とする請求項 10 に記載の発振器回路 (1)。

【請求項 12】

前記リミッタ (1 0 1) は、少なくとも 1 つのトランジスタ素子 (M l i m a、M l i m b) を少なくとも含むことを特徴とする請求項 4 から請求項 11 のいずれか 1 項に記載の発振器回路 (1)。

【請求項 13】

前記バイアスソースは、バイアス電圧ソースを含むことを特徴とする請求項 1 から請求項 12 のいずれか 1 項に記載の発振器回路。

【請求項 14】

前記バイアスソースは、バイアス電流ソースを含むことを特徴とする請求項 1 から請求項 1 3 のいずれか 1 項に記載の発振器回路。

【請求項 1 5】

請求項 1 から請求項 1 4 のいずれか 1 項に記載の発振器回路（1）を含むことを特徴とする無線電子装置。

【請求項 1 6】

発振器装置とバイアスソースとを含む発振器回路の電力消費を低減する方法であって、高レベルのエネルギーが発振器回路に供給される第 1 の状態と、より低レベルのエネルギーが該発振器回路に供給されるか又はエネルギーが全く供給されない第 2 の状態とを有するバイアスソースを少なくとも使用し、

前記バイアスソースは、所定の第 1 判断基準を満たす場合に前記第 1 の状態から前記第 2 の状態に切り換えられ、

前記バイアスソースは、所定の第 2 判断基準を満たす場合に前記第 1 の状態に再び切り換えられる、

ことを特徴とする方法。

【国際調査報告】

INTERNATIONAL SEARCH REPORT		PCT/NL 02/00221
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H03B5/12		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H03B		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, INSPEC, COMPENDEX, WPI Data, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 3 979 693 A (SAARI VEIKKO REYNOLD) 7 September 1976 (1976-09-07) abstract; figure 1 column 2, line 26 - line 32 column 3, line 3 - line 7 column 3, line 48 - line 56 column 3, line 63 - line 65 column 3, line 67 - column 4, line 2 column 4, line 11 - line 16 column 5, line 62 - column 6, line 2 figures 2,3	1-15
X	US 4 590 513 A (CRAFT JACK) 20 May 1986 (1986-05-20) abstract; figure column 4, line 2 - line 4 --- -/-	1-15
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" documents referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but used to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "Z" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
12 November 2002		19/11/2002
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentium 2 NL - 2280 HV Rijswijk Tel (+31-70) 340-2040, Tk. 31 651 epo nl. Fax (+31-70) 340-3016		Authorized officer Millar, V

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

PCT/NL 02/00221

C. (Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 322 969 A (PHILIPS NV) 5 July 1989 (1989-07-05) abstract; figures 1, 2	1-15
X	US 6 107 894 A (GIERKINK SANDER L J ET AL) 22 August 2000 (2000-08-22) abstract; figures 24, 25 column 10, line 16 - line 33	1-15
X	US 4 710 730 A (DOYLE III JOSEPH E) 1 December 1987 (1987-12-01) abstract; figure 1 column 3, line 57 - line 59; figure 1 column 4, line 13 - line 15	1-5, 7-15

INTERNATIONAL SEARCH REPORT

PCT/NL 02/00221

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 3979693	A	07-09-1976	NONE	
US 4590513	A	20-05-1986	JP 1679728 C JP 3047008 B JP 60093803 A	13-07-1992 18-07-1991 25-05-1985
EP 0322969	A	05-07-1989	DE 3888656 D1 DE 3888656 T2 EP 0322969 A2 HK 62595 A JP 1212106 A KR 129171 B1 US 4870383 A	28-04-1994 22-09-1994 05-07-1989 19-04-1996 25-08-1989 01-10-1998 26-09-1989
US 6107894	A	22-08-2000	EP 1018213 A2 WO 9953609 A2 JP 2002504296 T	12-07-2000 21-10-1999 05-02-2002
US 4710730	A	01-12-1987	GB 2203008 A ,B JP 2651920 B2 JP 63245112 A KR 9606437 B1	05-10-1988 10-09-1997 12-10-1988 15-05-1996

フロントページの続き

(特許庁注：以下のものは登録商標)

B l u e t o o t h

(72)発明者 ファン ゼイール バウルス トーマス マリア

オランダ 5 5 0 8 ウェーヘー ヘルトホーフェン フォールティエスヘイ 2

Fターム(参考) 5J081 AA02 CC23 CC30 CC43 CC44 DD04 DD11 EE02 EE03 FF02

FF09 FF17 FF18 FF19 FF21 FF23 FF25 GG04 GG05 GG10

KK03 KK22 LL05 MM01

5J106 AA01 CC15 DD01 DD04 GG01 JJ01 KK40 LL01